

Увеличение логической емкости ПЛИС и появление новой идеологии проектирования систем-на-кристалле (System-on-Chip) привели к тому, что ведущие производители ПЛИС вместе с выпуском на рынок собственно кристаллов с эквивалентной емкостью более 500 000 вентилей существенно обновили программное обеспечение, предоставив разработчику возможность использовать все преимущества новых БИС

В середине 1999 года на рынок вышел САПР 4-го поколения фирмы Altera — система Quartus

Отличительные свойства данного пакета.

- ♦ интеграция с программным обеспечением третьих фирм (Advanced Tools Integration) В рамках программы Native Link обеспечена совместимость с САПР ведущих производителей ПО Поддерживаются стандарты EDIF, SDF, Vital 95, VHDL 1987 и 1993, Verilog HDL;
- ♦ возможность коллективной работы над проектом (Workgroup Computing),
- ♦ возможность анализа сигналов "внутри" ПЛИС с использованием функции Signal Tap,
- ♦ интеграционная компиляция проекта, позволяющая не изменять уже отлаженные участки проекта (nSTEP Compiler),
- ♦ улучшенные средства синтеза в архитектуре APEX (CoreSyn);
- ♦ многоплатформенность (Win NT, Sun, HP),
- ♦ полная интеграция системы,
- ♦ разнообразие средств описания проекта,
- ♦ поддержка языков описания аппаратуры;
- ♦ Internet поддержка,
- ♦ поддержка мегафункций MegaCore

В дополнение к уже привычным редакторам, используемым в пакете MAC+PLUS II, введен редактор блоков (Block Editor), позволяющий упростить графическое описание проекта, используя механизм параметризуемых блоков

Поуровневый планировщик (FloorPlan Editor) имеет возможность распределять ресурсы как внутри ЛБ, так и по мегаблокам

Новым средством, облегчающим работу над иерархическим проектом является навигатор проекта (Project Navigator), позволяющий легко ориентироваться во всех файлах проекта

Улучшены возможности синтеза с заданными временными параметрами (Time driven Compilation)

Возрастающее внимание уделяется функциональному и поведенческому моделированию с использованием языков описания аппаратуры, в том числе тестирование проектов из нескольких ПЛИС Наличие встроенного логического анализатора Signal TAP позволяет проводить контроль сигналов внутри ПЛИС

Механизм подсказок сориентирован на использование Internet технологий

Для нормальной работы Quartus на базе PC совместимого компьютера требуется следующая аппаратная поддержка:

- ♦ процессор с тактовой частотой не менее 400 МГц,
- ♦ от 256 Мб до 1 Гб оперативной памяти;
- ♦ 4 Гб свободного пространства на жестком диске,
- ♦ Windows NT 4.0 и более поздние версии;
- ♦ привод CD-ROM;
- ♦ желательный монитор с диагональю не менее 17 дюймов,
- ♦ установленный Microsoft Internet Explorer 4.0 и более поздние версии.

К сожалению, объем книги не позволяет полностью и подробно изложить особенности работы с пакетом, но в планах автора написание отдельной книги по новым САПР разработки ПЛИС

ЛИТЕРАТУРА

1 Стешенко В Школа разработки аппаратуры цифровой обработки сигналов на ПЛИС // Chip News, 1999, № 8–10, 2000 № 1–3

2 Дж Р Армстронг Моделирование цифровых систем на языке VHDL Пер с англ — М Мир, 1992 — 175 с.

3 Вицын Н Современные тенденции развития систем автоматизированного проектирования в области электроники // Chip News, № 1, 1997 — С 12–15

4 Губанов Д А , Стешенко В Б , Храпов В Ю., Шипулин С Н Перспективы реализации алгоритмов цифровой фильтрации на основе ПЛИС фирмы ALTERA // Chip News, № 9–10, 1997 — С 26–33

5 Губанов Д А , Стешенко В Б Методология реализации алгоритмов цифровой фильтрации на основе программируемых логических интегральных схем // Сборник докладов 1-й Международной конференции "Цифровая обработка сигналов и ее применения" 30.06-3.07.1998 Т 4 — М. МЦНТИ — С 9–19

6 Стешенко В Б Особенности проектирования аппаратуры цифровой обработки сигналов на ПЛИС с использованием языков описания аппаратуры // Сборник докладов 2-й Международной конференции "Цифровая обработка сигналов и ее применения" 21.09-24.09.1999 Т 2 — М МЦНТИ — С 307–314

7 Щербakov М А., Стешенко В Б , Губанов Д А Цифровая полиномиальная фильтрация алгоритмы и реализация на ПЛИС // Инженерная микроэлектроника — 1999 — № 1 (3) — Март — С 12–17

8 Губанов Д А , Стешенко В Б , Шипулин С Н Современные алгоритмы ЦОС перспективы реализации // Электроника наука, технология, бизнес — 1999 — № 1 — С 54–57

9 Шипулин С Н., Губанов Д А , Стешенко В Б., Храпов В Ю Тенденции развития ПЛИС и их применение для цифровой обработки сигналов // Электронные компоненты — 1999 — № 5 — С 42–45